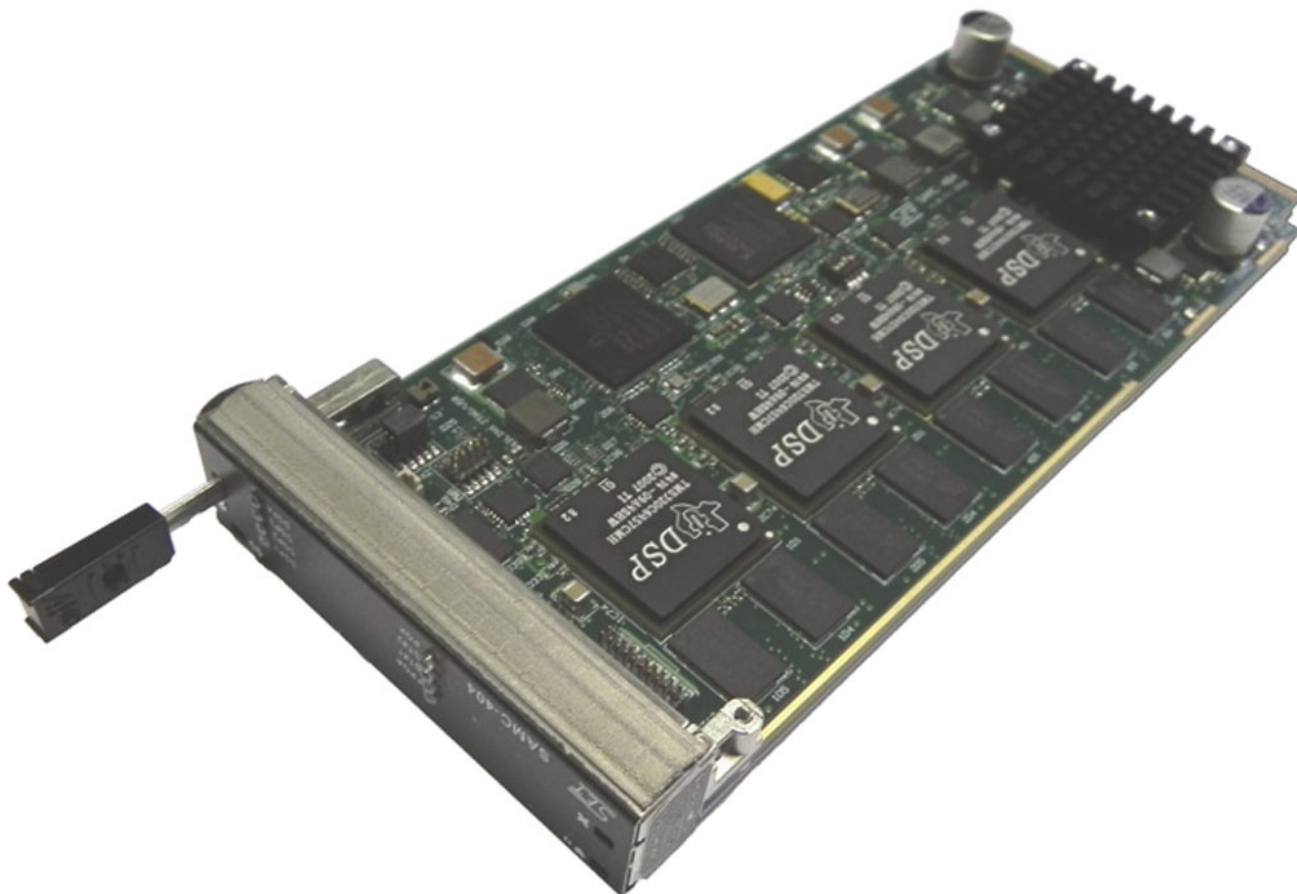


SAMC-404 Модуль цифровой обработки сигналов**AdvancedMC™****Основные особенности**

- Четыре цифровых сигнальных процессора (DSP) Texas Instruments TMS320C6457 с частотой до 1,2 ГГц
- Модуль форм-фактора AMC Single Mid-Size/Full-Size для MicroTCA и AdvancedTCA систем
- До 9,6 млрд. операций в секунду над операндами с фиксированной запятой
- По 64-х разрядному банку памяти DDR2 256 Мбайт на каждый DSP
- Поддержка системных интерфейсов: Gigabit Ethernet, SRIO 1.3 x4

Обзор модуля

Особенности

Модуль оснащен четырьмя DSP процессорами TMS320C6457CMH для работы с сигналами в реальном масштабе времени. Четыре DSP процессора, которые объединены высокоскоростными интерфейсами SRIO и Gigabit Ethernet. Каждый DSP имеет независимую память типа DDR2 объёмом 256 Мбайт.

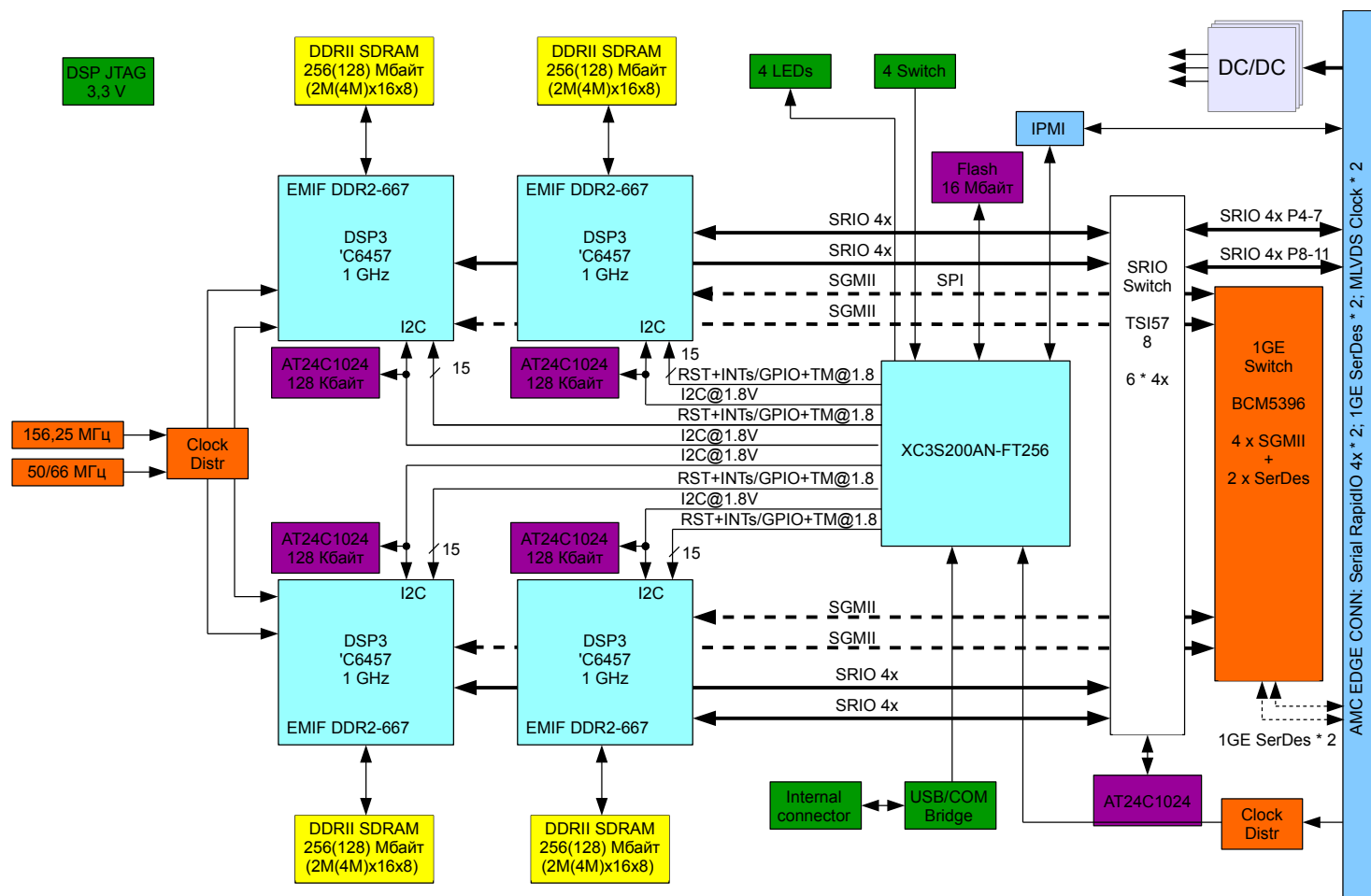
Предусмотрена начальная загрузка ЦПОС из индивидуальных микросхем EEPROM типа AT24C1024, ёмкостью 1024 Кбит (128 Кбайт) подключенных по интерфейсу I²C. Шина I²C каждого из DSP подключена к FPGA — содержимое памяти доступно для чтения/записи из DSP и из FPGA. Возможна загрузка DSP процессора по Ethernet.

Реализован диагностический интерфейс USB с FPGA через мост USB-UART фирмы FTDI (FT232H).

Области применения

Модуль цифровой обработки сигналов SAMC-404 предназначен для работы в составе телекоммуникационных систем, а также в составе любых других систем, где требуется обработка данных, поступающих с субмодулей, выполняющих аналого-цифровое преобразование. Модуль выполнен в формате одиночного модуля AMC Mid-Size/Full-Size. На модуле установлено 4 DSP процессора, которые объединены высокоскоростными интерфейсами SRIO и Gigabit Ethernet.

Функциональная блок-схема



Технические характеристики

Вычислительное ядро

DSP процессор TMS320C6457 Texas Instruments:

- рабочая частота: 1 или 1,2 ГГц;
- до 9,6 млрд. операций в секунду над операндами с фиксированной запятой;
- расширенная система команд включающая аппаратные алгоритмические циклы, компактные инструкции 16 бит, обработка исключений;
- кэш-память: 32 Кбайта L1P, 32 Кбайта L1D, 2 Мбайт L2;
- высокоэффективный контроллер EDMA3 с 64 независимыми каналами;
- встроенный процессор Viterbi;
- два встроенных процессора turbo-кодов;
- интерфейс SRIO 1.2 4x с пиковой пропускной способностью до 10 Гбит/с;
- контроллер памяти DDR2-667 с максимальным объёмом памяти 256 Мбайт;
- Ethernet MAC с поддержкой режимов: 10/100/1000 по интерфейсу SGMII;
- два 64-битных таймера;
- 16 линий универсального ввода/вывода;
- два последовательных синхронных порта McBSP;
- контроллер последовательного интерфейса I²C.

FPGA

Xilinx Spartan-3AN XC3S200AN:

- 200 тысяч логических ячеек;
- до 4032 Кбит распределенной памяти при использовании логических ячеек;
- 288 Кбит памяти типа BRAM;
- 195 пользовательских портов ввода/вывода;
- 90 дифференциальных пар ввода-вывода;
- группа быстройдействия — 4.

Реализованы следующие функциональные элементы:

- контроллер управления DSP через GPIO и по I²C;
- контроллер управления коммутатором SRIO;
- контроллер управления коммутатором Gigabit Ethernet;
- контроллер SPI для управления Flash-памятью;
- контроллер UART для вывода сервисной информации в UART-порт.

Память

Восемь банков динамической памяти DDR2 SDRAM (по 2 на каждый ЦПОС), выполненных на микросхемах MT47H64M16HR-3 (Micron) ёмкостью по 256 Мбайт

Организация памяти 8 Мбит × 16 бит × 8 банков
Тактовая частота подсистемы памяти до 52 МГц

Пропускная способность — 827 Мбайт/с

Коммутатор SRIO

Пропускная способность 80 Гбит/с

Версия спецификации SRIO 1.3

Режим адресации устройств SRIO — 8 бит

Начальная настройка коммутатора производится из EEPROM

Поддерживается изменение конфигурации по подключенным интерфейсам SRIO

Коммутатор Ethernet SerDes/SGMII

Один GMII/RGMII/RvMII интерфейс

Шестнадцать интерфейсов SGMII/SerDes и 256 Кб пакетным буфером

Максимальная пропускная способность 17 Гбит

SPI интерфейс для конфигурирования коммутатора

Соответствие стандартам

PICMG AMC.0 R2.0 Advanced Mezzanine Card Base Specification

PICMG MicroTCA.0 MicroTCA Rev 1.0

PICMG 3.0 AdvancedTCA Base Specification

IPMI v1.5 с поддержкой служебных функций

Внешние интерфейсы

Разъём AMC (170 контактов)

Интерфейс Gigabit Ethernet: число портов — 2 (порты 0-1) со скоростью 1250 Мбит/с

Число каналов SRIO 4x: 2 (порты 4-7 и 8-11) со скоростью приёма и передачи данных 8 Гбит/с

Интерфейс USB/UART для диагностики FPGA

Интерфейс IPMI

Внутренние интерфейсы

Скорость обмена данными между DSP и памятью DDR2 SDRAM не менее 500 Мбайт/с по каждому из банков памяти

Единый канал JTAG для всех DSP

Канал SRIO 4x для каждого из DSP

Канал Gigabit Ethernet SGMII для каждого из ЦПОС

Каждый из ЦПОС управляется FPGA с помощью каналов GPIO

Управление ЦПОС и EEPROM по протоколу I²C

Протокол SPI для связи Flash-памяти с FPGA

Схема конфигурирования FPGA, DSP и коммутатора SRIO

FPGA конфигурируется при помощи встроенной в кристалл ПЗУ ёмкостью 16 Мбайт

К FPGA подключена SPI Flash для хранения параметров конфигурации ЦПОС

Для конфигурации каждого из ЦПОС применяется собственная I²C EEPROM (AT24C1024B) ёмкостью 1 Мбит

К коммутатору SRIO так же подключена I²C EEPROM (AT24C1024B) ёмкостью 1 Мбит

Система мониторинга и управления IPMI

Мониторинг температуры FPGA

Мониторинг состояния загрузки конфигурации FPGA

Мониторинг общего сигнала стабильности вторичных источников питания

Мониторинг отдельных сигналов стабильности вторичных источников питания ядра FPGA

Интерфейс I²C обмена между FPGA и контроллером IPMI

Возможность сброса конфигурации FPGA через IPMI

Поддержка «горячей замены» (Hot Swap)

Тактирование

Генераторы опорных частот для канала SRIO, DSP, FPGA и банков памяти: 312,5 МГц/20 ppm, 156,25 МГц/20 ppm, 52,08 МГц, 100 МГц

Два генератора опорных частот для коммутатора Gigabit Ethernet (AVX/Kyocera KC2520B-25): 25 МГц

Схема питания и управления

Схема контроля температуры и напряжений, в соответствии со спецификацией IPMI, реализована на микроконтроллере (ATMEGA128L-8MU)

Набор светодиодных индикаторов позволяет визуализировать результаты диагностики, состояние и правильность функционирования модуля

Энергопотребление

Потребляемая мощность модуля цифровой обработки сигналов: до 36 Вт

Распределение потребляемой мощности по линии питания: +12 В (Payload power): до 3 А (36 Вт)

Условия эксплуатации

Охлаждение: воздушное

Диапазон рабочих температур: 0...+50°C или -40...+70°C

Температура хранения: -40...+85°C

Влажность: 10–95% без конденсата

Размеры

Форм-фактор: AMC Single Mid-Size/Full-Size

Размеры Mid-Size: 181,5 × 73,5 × 18,96 мм

Размеры Full-Size: 181,5 × 73,5 × 28,95 мм

Информация для заказа

SAMC

404

I

II

I

Размер

SZ1: Single Full-Size (181,5 × 73,5 × 28,96 мм)

SZ2: Single Mid-Size (181,5 × 73,5 × 18,95 мм)

II

Исполнение (температурный диапазон)

T3: Индустриальное (-40...+85°C)

T0: Коммерческое (0...+50°C)

Пример кода изделия: **SAMC-404-SZ1-T3**

SAMC-404 — Модуль цифровой обработки сигналов.

Размер: Single Full-Size (181,5 × 73,5 × 28,96 мм).

Исполнение (температурный диапазон): Индустриальное (-40...+85°C).

Возможны другие конфигурации модуля по индивидуальному запросу. За дополнительной информацией обращайтесь в SET.

Контактная информация



ЗАО «Скан Инжиниринг Телеком», Россия, 394030, г. Воронеж, ул. Свободы, 75

Тел.: +7 (4732) 72-71-01, факс.: +7 (4732) 51-21-99

www.setdsp.ru

Электронная почта:

Отдел продаж: sales@setdsp.ru

Техническая поддержка: support@setdsp.ru

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2016

Документ DS-SAMC-404 1.1 (15 сентября 2016 г.) создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2016