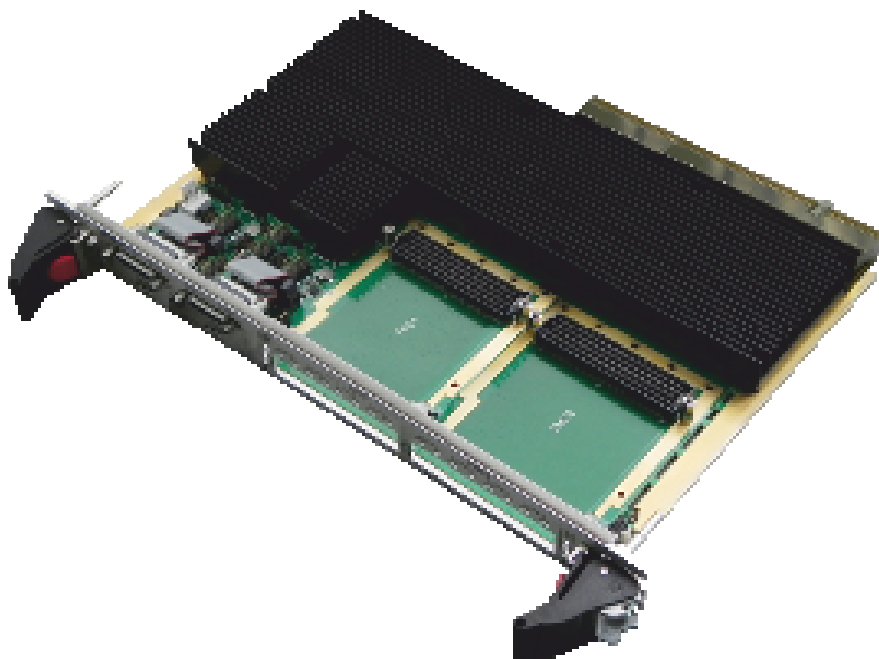


SCP-736

Модуль CompactPCI 6U с двумя основными FPGA Xilinx Kintex UltraScale и поддержкой двух FMC



Основные особенности

- Широкий ряд устанавливаемых FPGA Xilinx серии Kintex UltraScale/UltraScale+ объёмом от 444 тыс. (XCKU035) до 725 тыс. (XCKU060) логических ячеек
- По четыре независимых 16-ти разрядных банка памяти DDR4-2400 общим объёмом 2 Гбайта на каждой основной FPGA
- Модуль форм-фактора CompactPCI 6U с системным интерфейсом PCI 64-бит/100 МГц (PCI 64-bits/100 MHz) и соответствующий спецификациям: PICMG 2.0 CompactPCI Base Specification, PICMG 2.16 Packet Switching Backplane и ANSI/VITA 57.1 FMC
- Поддержка установки двух submodule FMC HPC, включая 8 дуплексных линий MGT, в соответствии со спецификацией ANSI/VITA 57.1 FMC
- Поддержка двух каналов интерфейса Gigabit Ethernet 1000BASE-T через линии разъёма J3 в соответствии спецификации PICMG 2.16 Packet Switching Backplane
- Восемь мультигигабитных линий тыльного расширения на разъеме P2 VPX
- Передняя панель, конфигурируемая под необходимые конкретному пользователю коммуникационные интерфейсы (DigIO, RS-232/485, Gigabit Ethernet, Clock In и прочие)
- Варианты исполнения: коммерческий или промышленный температурный диапазон с воздушным охлаждением

Обзор модуля

Современный компоненты и интерфейсы

Модуль SCP-736 разработан на базе новейшей высокопроизводительной серии FPGA Xilinx Kintex UltraScale/UltraScale+ и сочетает в себе гибкость наряду с высокой производительностью и широким набором интерфейсных возможностей.

Наряду с системным интерфейсом PCI 64-bits/100 MHz Master/Slave модуль SCP-736 поддерживает два системных канала Gigabit Ethernet 1000BASE-T в соответствии со спецификацией PICMG 2.16, что позволяет создавать более разветвленные схемы управления системой сбора и обработки данных. На модуле поддерживается удаленный мониторинг параметров электропитания и температуры, а также конфигурирование основных FPGA с поддержкой программирования их конфигурационной памяти через Gigabit Ethernet.

Модуль имеет в своем составе две основные FPGA из широкого ряда: XCKU035/040/060, что позволяет гибко подобрать оптимальную по стоимости и возможностям конфигурацию в части интерфейсов и поддерживаемой памяти, при этом полноценная поддержка двух submodule стандарта FMC HPC ANSI/VITA 57.1 (FPGA Mezzanine Card) реализована для всего ряда FPGA.

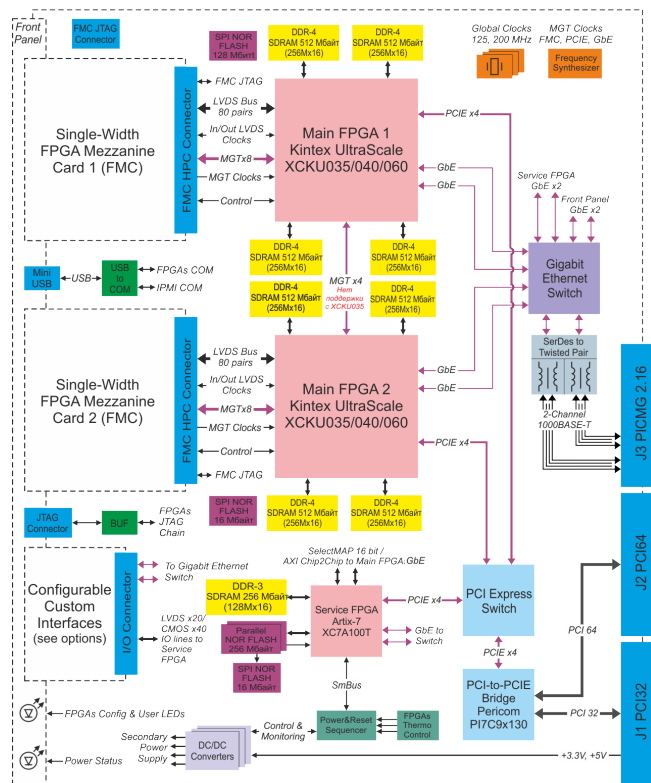
Высокая производительность

Пиковая производительность модуля SCP-736 на целочисленных операциях умножить-аккумулировать 27×18 бит достигает 4 ТМАС/с, что открывает широкие возможности для приложений, требующих предельно высокой производительности цифровой обработки данных в реальном времени: фильтрации, спектральных преобразований, корреляционной обработки сигналов.

Производительность интерфейса обмена каждой основной FPGA с внешней памятью DDR4 превышает 150 Гбит/с, что обеспечивает хорошие возможности для высокоскоростной буферизации данных, как submodule FMC, так и промежуточных результатов цифровой обработки.

Посредством дополнительного мезонина на модуле предусмотрена возможность предустановки коммуникационных интерфейсов, необходимых Заказчику, таких как: буферизованный цифровой ввод/вывод, последовательные интерфейсы RS-232/485, Gigabit Ethernet с поддержкой медных и оптических линий, синхронизации/тактирования через коаксиальные разъемы передней панели (см. раздел «Информация для заказа»).

Функциональная блок-схема



Технические характеристики

Программируемая логика

Две основные FPGA Xilinx Kintex UltraScale/UltraScale+ из ряда:

- XCKU035/040/060.
(опции поставки)

Особенности каждой из основных FPGA:

- свыше 725 тыс. логических ячеек;
- до 2760 блоков DSP48E;
- до 1080 блоков RAM Xilinx BlockRAM по 36 Кбит;
- до 12 узлов тактирования 2 × PLL + MMCM Xilinx;
- до 3-х аппаратных ядер PCIe 1.0/2.0/3.0 x1/x2/x4 (XCKU095).

Служебная FPGA Xilinx Artix-7 XC7A100T:

- 101,4 тыс. логических ячеек;
- 135 блоков RAM Xilinx BlockRAM по 36 Кбит;
- аппаратное ядро PCIe 1.0/2.0 x1.

Межкристальный обмен основных FPGA:

- 4 дуплексные пары MGT до 16,3 Гбит/с каждая (нет поддержки с FPGA XCKU035);
- 8 линий управления и арбитража LVCMOS (на функциональной блок-схеме не показаны).

Межкристальный обмен между служебной и основной FPGA:

- конфигурационный SelectMAP 16 бит 100 МГц;
- AXI Chip2Chip Xilinx 250 МГц (совмещен с SelectMAP).

Память

Четыре 16-ти разрядных банка памяти DDR4-2400 SDRAM объемом по 512 Мбайт на каждой основной FPGA

16-ти разрядный банк памяти DDR3-1033 SDRAM объемом по 256 Мбайт на служебной FPGA

Два банка памяти NOR Flash объемом по 256 Мбайт для хранения конфигурационных файлов основных FPGA

Память SPI NOR Flash 16 Мбайт на каждой основной FPGA

Память SPI NOR Flash 16 Мбайт на служебной FPGA

Память SPI NOR Flash 16 Мбайт конфигурирования служебной FPGA

Тактирование

Опорные кварцевые генераторы FPGA 125 МГц/200 МГц

Синтезатор сетки произвольных частот MGT FPGA

Внешние и отладочные интерфейсы

UART-порты для каждой FPGA с единым USB 2.0 на передней панели

Буферизованный JTAG IEEE 1149.1 FPGA на передней панели

Внутренний буферизованный порт JTAG IEEE 1149.1 для FMC

Соответствие стандартам

PICMG 2.0 Compact PCI Base Specification

PICMG 2.16 Packet Switching Backplane Specification

ANSI/VITA 57.1 FMC

Системные функции

PCI 64-бит/100 МГц (PCI 64-bits/100 MHz) Master/Slave (разъемы J1, J2 CompactPCI)

Два канала Gigabit Ethernet 1000BASE-T (разъем J3 CompactPCI)

Системные функции

Поддержка географической адресации (GA0–GA4)

Встроенный контроль напряжений и тока потребления

Встроенный температурный контроль

Субмодули FMC

Поддержка установки двух субмодулей FMC одиночной ширины (Single Width)

Стыковочная высота FMC: 10 мм

Интерфейс каждого субмодуля FMC HPC:

- 80 пар LVDS, общая пропускная способность до 80 Гбит/с;
- 8 дуплексных мультигигабитных пар DP0–DP7 10 Гбит/с;
- полный набор линий тактирования.

Поддержка JTAG 3,3 В с автоматической коммутацией канала

Поддержка сигналов I²C (IPMI FMC), PRSNT, PowerGood

Соответствие спецификации ANSI/VITA 57.1 FMC по требованиям к питающим напряжениям и токам нагрузки субмодулей

Уровень напряжения по линиям VADJ/VIO_V_M2C +1,8 В

Энергопотребление

Потребляемая мощность модуля цифровой обработки сигналов: от 80 до 160 Вт

Распределение потребляемой мощности по линии питания:

- +3,3 В/5 В через разъем J1 (80 Вт);
- +3,3 В/5 В через дополнительный разъем (160 Вт).

Условия эксплуатации

Охлаждение: воздушное

Диапазон рабочих температур: 0...+50°C или -40...+85°C (опция поставки)

Температура хранения: -50...+85°C

Влажность:

- до 85% без покрытия;
- до 98% с покрытием.
(опция поставки)

Размеры

Форм-фактор: CompactPCI 6U в один слот 0,8"

Размеры: 160 × 233 мм

Информация для заказа

Модуль в сборе с предустановленными разъёмами CompactPCI, поддержкой двух submodule'ов FMC HPC, служебной FPGA XC7A100T с памятью, предустановленными банками памяти DDR4 основных FPGA.

Программное обеспечение поддержки модуля, а также отладочные кабели в комплект поставки не входят, их приобретение оговаривается отдельно. Приобретение логических ядер IP-Core Gigabit Ethernet (ТЕМАС) оговаривается отдельно. Настоятельно рекомендуется перед заказом модуля ознакомиться с их техническим описанием.



I Основная FPGA Xilinx

Временная группа FPGA -3 недоступна для заказа в промышленном исполнении модуля.

FM035T-1: ХСКU035-1	FM040T-3: ХСКU040-3
FM035T-2: ХСКU035-2	FM060T-1: ХСКU060-1
FM035T-3: ХСКU035-3	FM060T-2: ХСКU060-2
FM040T-1: ХСКU040-1	FM060T-3: ХСКU060-3
FM040T-2: ХСКU040-2	

II Вывод буферизованных цифровых портов

- В0:** Буфер и разъём цифрового порта отсутствуют
- ВIO3:** Два канала Gigabit Ethernet (медь, RJ-45), вход SSMC синхронизации всех FPGA модуля (до 200 МГц)
- ВIO4:** Два посадочных места SFP поддержки Gigabit Ethernet (модули SFP в комплект поставки не входят), вход SSMC синхронизации FPGA
- ВIO5:** Буферизованный цифровой порт (16 линий, разъём Micro-D, 25 контактов, винт), вход SSMC синхронизации FPGA
- ВIO6:** Четыре полнодуплексных канала RS-485 (разъём Micro-D, 25 контактов, винт), вход SSMC синхронизации FPGA
- ВIO7:** По восемь линий стандарта RS-232 на приём/передачу (разъём Micro-D, 25 контактов, винт), вход SSMC синхронизации FPGA
- ВION:** Заказной набор интерфейсов пользователя, номер N присваивается индивидуально

III Исполнение (температурный диапазон)

- T0:** Коммерческое (0...+50°C)
- T6:** Индустриальное (-10...+55°C)
- T5:** Индустриальное (-40...+70°C)

IV Покрытие

- CV0:** Без влагозащитного покрытия
- CVWP:** С влагозащитным покрытием

V Передняя панель

- FP1:** Стандартная под стандартный FMC со стыковочной высотой 10 мм, без submodule'а окно закрыто заглушкой
- FPN:** Заказная передняя панель, тип устанавливаемого submodule'а оговаривается при заказе дополнительно

Пример кода изделия: **SCP-736-FM060T-3-BION-T5-CVWP-FPN**

SCP-736 — Модуль CompactPCI 6U с двумя основными FPGA Xilinx Kintex UltraScale и поддержкой двух FMC.

Основная FPGA Xilinx: ХСКU060-3.

Вывод буферизованных цифровых портов: Заказной набор интерфейсов пользователя, номер N присваивается индивидуально.

Исполнение (температурный диапазон): Индустриальное (-40...+70°C).

Покрытие: С влагозащитным покрытием.

Передняя панель: Заказная передняя панель, тип устанавливаемого submodule'а оговаривается при заказе дополнительно.

Возможны другие конфигурации модуля по индивидуальному запросу. За дополнительной информацией обращайтесь в SET.

Контактная информация



ЗАО «Скан Инжиниринг Телеком», Россия, 394030, г. Воронеж, ул. Свободы, 75
Тел.: +7 (4732) 72-71-01, факс.: +7 (4732) 51-21-99
www.setdsp.ru

Электронная почта:

Отдел продаж: sales@setdsp.ru

Техническая поддержка: support@setdsp.ru

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2016

Документ DS-SCP-736 1.0 (15 сентября 2016 г.) создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2016