

SVP-719

 Модуль VPX 3U ЦОС на основе FPGA

Основные особенности

- Высокопроизводительная FPGA Xilinx Virtex-7 в корпусе FFG1761 с поддержкой кристаллов из ряда XC7VX330/485/690T
- Установка двух submodule FMC в соответствии спецификацией ANSI/VITA 57.1 с реализацией интерфейса LVDS HPC, поддержка MGT на FMC не предусмотрена
- Память FPGA — два 16-и разрядных банка DDR3 SDRAM до 512 Мбайт каждый в исполнении с FPGA XC7VX690T
- Модуль форм-фактора VPX 6U, соответствующий спецификациям: ANSI/VITA 46.0 VPX Base Standard, ANSI/VITA 46.3 Serial RapidIO on VPX Fabric Connector, ANSI/VITA 46.4 PCI Express on VPX Fabric Connector, ANSI/VITA 46.6 Gigabit Ethernet Control Plane on VPX, ANSI/VITA 57.1 FMC и ANSI/VITA 65 OpenVPX
- Поддержка широкого спектра системных интерфейсов: PCIe/SRIO/XAUI, Gigabit Ethernet (отдельно приобретаемые IP-ядра)
- Поддержка интерфейсов межплатного кольцевого соединения в крейте: Aurora x8 10 Гбит/с к соседним модулям через линии EP разъёма P2 VPX
- Два 16-ти разрядных буферизованных цифровых порта
- Исполнение с воздушным охлаждением

Обзор модуля

Особенности

Модуль SVP-719 форм-фактора VPX 6U разработан на базе FPGA высокопроизводительной серии Xilinx Virtex-7 и сочетает в себе значительные возможности по цифровой обработке сигналов и гибкую организацию интерфейсов. Поддержка установки двух submodule FMC стандарта ANSI/VITA 57.1 позволяет оптимально организовать многоканальный ввод/вывод необходимых пользователю сигналов, включая широкополосные аналоговые с частотами дискретизации свыше 1 ГГц.

Высокая производительность

Модуль SVP-719 открывает новые возможности для приложений, требующих предельно высокую производительность цифровой обработки данных в реальном времени: фильтрации, спектральных преобразований, корреляционной обработки, кодирования/декодирования, работы с пакетами и т. д. Пиковая производительность обработки на целочисленных операциях умножить-аккумулировать достигает 2000 млрд./с (операнды 25 × 18 бит, аккумулятор 48 бит).

Модулем поддерживается широкий ряд интерфейсных стандартов VPX: PCIe вплоть до 3.0 (за искл. VX485T), SRIO, XAUI и Gigabit Ethernet, которые, в зависимости от типа коммутаторов и объединительных плат, могут сочетаться между собой в различных комбинациях (реализация интерфейсов осуществляется с помощью IP-ядер, приобретаемых дополнительно).

Модуль поддерживает межплатное кольцевое соединение в составе крейта через линии разъёма P2 VPX EP[15:0] с реализацией протокола Xilinx Aurora с суммарной скоростью обмена с соседними модулями до 160 Гбит/с.

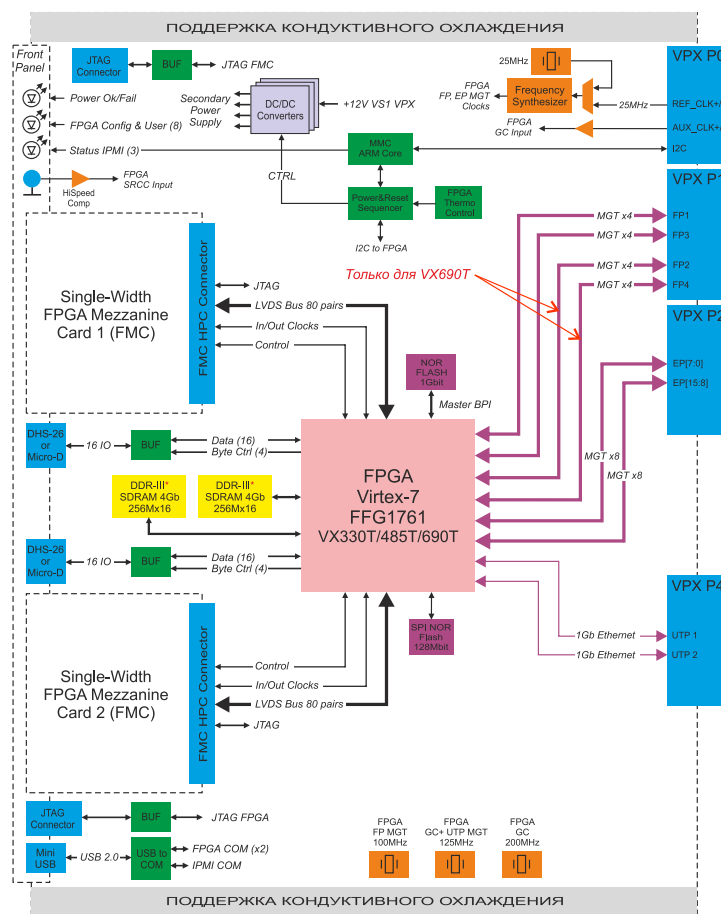
Пропускная способность интерфейса FPGA модуля с каждым submodule FMC достигает 80 Гбит/с через шины LVDS, при этом поддержка обмена с FMC через MGT не предусмотрена. Обеспечена поддержка широкой номенклатуры стандартизованных submodule FMC производства ЗАО «Скан Инжиниринг Телеком» и сторонних производителей.

Области применения

Поддержка модулем ряда системных функций OpenVPX: тактирование и синхронизация через объединительную плату, географическая адресация и т. д., значительно облегчает интеграцию модуля во вновь создаваемые и существующие системы VPX для телекоммуникационных, промышленных и военных применений.

Модуль SVP-719 предназначен для приложений, требующих предельно высокую производительность цифровой обработки данных в реальном времени: фильтрации, спектральных преобразований, корреляционной обработки, кодирования/декодирования, работы с пакетами и т. д. Так, пиковая производительность обработки FPGA модуля на целочисленных операциях умножить-аккумулировать достигает 2000 млрд./с.

Функциональная блок-схема



* - примечание. Установка памяти DDR-III осуществляется только для FPGA VX690T

Технические характеристики

FPGA

Xilinx Virtex-7 FFG1761 из ряда:

- XC7VX330T/485T/690T.

Особенности:

- свыше 108 тыс. ячеек Virtex-7;
- до 3600 блоков Virtex-7 DSSP48E;
- до 1470 блоков RAM Xilinx BlockRAM по 36 Кбит;
- до 20 блоков тактирования CMT Xilinx.

Два IP-ядра PCIe 1.0/2.0/3.0 x1/x2/x4 — XC7VX330T

Три IP-ядра PCIe 1.0/2.0/3.0 x1/x2/x4 — XC7VX690T

Четыре IP-ядра PCIe 1.0/2.0 x1/x2/x4 — XC7VX485T

Память FPGA

Два независимых 16-ти разрядных банка памяти DDR3-800 SDRAM объемом до 512 Мбайт (256M × 16) и быстродействием DDR3-800 (Память DDR3 SDRAM доступна только при установке FPGA XC7VX690T)

Пользовательская память SPI NOR Flash 16 Мбит

Конфигурационная память 2 Мбайта NOR Flash, объемом 128 Мбайт со скоростью загрузки данных в FPGA до 160 Мбайт/с и поддержкой хранения до 4-х файлов конфигурации

Тактирование

Опорные кварцевые генераторы:

- 100 МГц (MGT интерфейсов FP1–FP4 VPX);
- 125 МГц (MGT интерфейсов Gigabit Ethernet + глобальный такт FPGA);
- 200 МГц (глобальный такт FPGA).

Синтезатор частоты тактирования MGT интерфейсов FP1–FP4 на P1 VPX, EP на P2 VPX, с возможностью синхронизации сигналом REF_CLK VPX 25 МГц

Приём сигнала AUX_CLK vpx на FPGA

Оptionальный вход внешней синхронизации через разъём SSMC передней панели (DC-coupled, 50 Ом, порог +1,65 В)

Последовательные интерфейсы на разъёмах VPX

Системные интерфейсы:

- до четырех каналов PCIe 1.0/2.0/3.0 x4 (аппаратные IP-ядра PCIe Xilinx, 3.0 только для VC7VX330/690T) или SRIO x4 до 3,125 Гбит/с (программное IP-ядра Xilinx, приобретается отдельно) или XAUI через порты Fat Pipe 1–4 разъёма P1 VPX; (Порты FP2, FP4 на разъёме P1 VPX доступны только при установке FPGA XC7VX690T)
- Два канала Gigabit Ethernet: порты Ultra-TP1, 2 разъёма P4 VPX (IP-ядро Gigabit Ethernet приобретается отдельно).

Интерфейс межплатного кольцевого объединения EP:

- Aurora x8 к соседним модулям через линии EP[15:0] разъёма P2 VPX, до 10 Гбит/с в линии

Соответствие стандартам

ANSI/VITA 46.0 VPX Base Standard

ANSI/VITA 46.3 SRIO on VPX Fabric Connector

ANSI/VITA 46.4 PCIe on VPX Fabric Connector

ANSI/VITA 46.6 Gigabit Ethernet Control Plane on VPX

ANSI/VITA 65 OpenVPX

Разъёмы FMC

Поддержка установки двух submodule FMC одиночной ширины (Single Width) в конструктиве с воздушным охлаждением с задействованием областей 1–3

Стыковочная высота FMC 10 мм

Интерфейс каждого submodule FMC HPC:

- 80 пар LVDS, пропускная способность до 80 Гбит/с;
- подключение первичных и вторичных сигналов *_CC ко входам CC FPGA;
- поддержка четырех линий глобального тактирования LVDS.

Поддержка JTAG 3,3 В с автоматической коммутацией канала

Поддержка сигналов I²C (IPMI FMC), PRSNT, PowerGood

Соответствие спецификации по требованиям к питающим напряжениям и токам нагрузки FMC

Уровень напряжения по линиям VADJ/VIO_B_M2C +1,8 В

Внешние и отладочные интерфейсы

Два UART-порта FPGA с реализацией через интерфейс USB 2.0 на передней панели

Буферизованный JTAG IEEE 1149.1 FPGA на передней панели

Внутренний буферизованный порт JTAG IEEE 1149.1 для FMC

Два буферизованных 16-ти разрядных цифровых порта передней панели с побайтным управлением

Системные функции

Поддержка географической адресации (GA0–GA4)

Обработка сигнала системного сброса VPX SYSRESET#

Встроенный контроль напряжений и тока потребления

Встроенный температурный контроль

Энергопотребление

Потребляемая мощность модуля цифровой обработки сигналов: не более 100 Вт (с двумя установленными submodule FMC)

Распределение потребляемой мощности по линии питания: +12 В (VS1): до 4 А (70 Вт) (без учета FMC)

Условия эксплуатации

Охлаждение: воздушное

Диапазон рабочих температур: 0...+50°C, –40...+70°C или –40...+85°C

Температура хранения: –50...+85°C

Влажность: до 85% без покрытия, до 98% с покрытием

Размеры

Форм-фактор: VPX 6U в слот 1"

Размеры: 160 × 233 × 25,06 мм

Информация для заказа

Модуль в сборе с предустановленными разъемами VPX, поддержкой двух submodule FMC HPC, двумя буферизованными 16-ти разрядными портами на внутренних разъемах EHF с защелками и передней планкой VPX 1" с вырезом под стандартную планку FMC. Программное обеспечение поддержки модуля, а также отладочные кабели в комплект поставки не входят, их приобретение оговаривается отдельно.



I Основная FPGA Xilinx

FM330T1: XC7VX330T-1

FM330T2: XC7VX330T-2

FM485T1: XC7VX485T-1

FM485T2: XC7VX485T-2

FM690T1: XC7VX690T-1

FM690T2: XC7VX690T-2

II Объем установленной памяти FPGA

RFM2x16Mx16/800: 512 Мбайт в двух 16-ти разрядных банках

RFM2x32Mx16/800: Объем 1 Гбайт в двух 16-ти разрядных банках

III Вывод буферизованных цифровых портов

BDHS0: Разъемы DHS (DHS-26M), 26 выводов, винт

BMD: Разъемы Micro-D (Molex 83614-9016), 25 выводов, винт

IV Предустановка тракта внешней синхронизации

TR0: Не установлен

TR1: Через разъем SSMC передней панели (только с разъемами цифровых портов DHS)

V Исполнение (температурный диапазон)

T0: Коммерческое (0...+50°C)

T5: Индустриальное (-40...+70°C)

T3: Индустриальное (-40...+85°C)

Пример кода изделия: **SVP-719-FM330T1-RFM2x16Mx16/800-BDHS0-TR0-T3**

SVP-719 — Модуль VPX 3U ЦОС на основе FPGA.

Основная FPGA Xilinx: XC7VX330T-1.

Объем установленной памяти FPGA: 512 Мбайт в двух 16-ти разрядных банках.

Вывод буферизованных цифровых портов: Разъемы DHS (DHS-26M), 26 выводов, винт.

Предустановка тракта внешней синхронизации: Не установлен.

Исполнение (температурный диапазон): Индустриальное (-40...+85°C).

Возможны другие конфигурации модуля по индивидуальному запросу. За дополнительной информацией обращайтесь в SET.

Контактная информация



ЗАО «Скан Инжиниринг Телеком», Россия, 394030, г. Воронеж, ул. Свободы, 75

Тел.: +7 (4732) 72-71-01, факс.: +7 (4732) 51-21-99

www.setdsp.ru

Электронная почта:

Отдел продаж: sales@setdsp.ru

Техническая поддержка: support@setdsp.ru

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2016

Документ DS-SVP-719 1.0 (28 ноября 2016 г.) создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2016