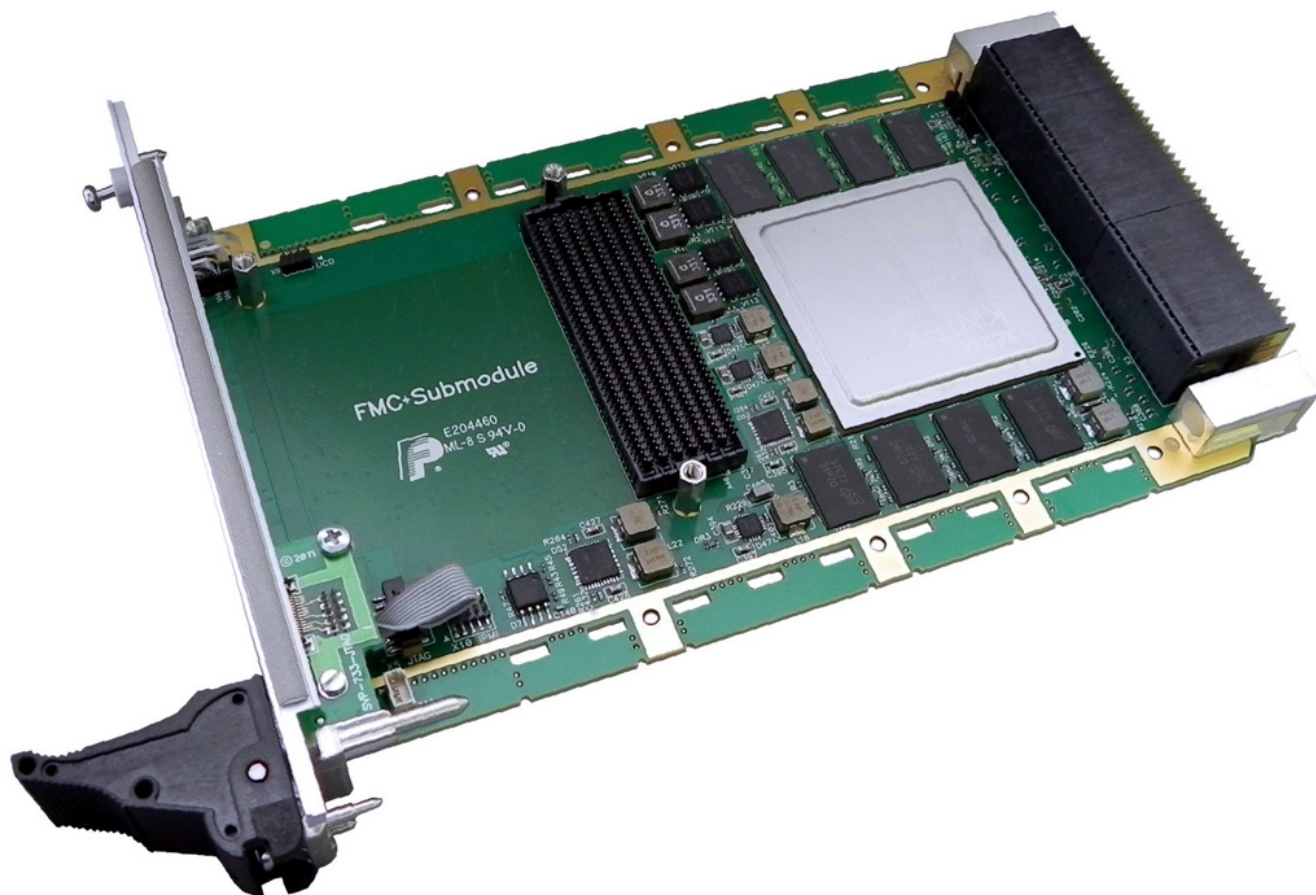


SVP-731

Модуль цифровой обработки данных на базе FPGA
Xilinx Kintex UltraScale XCKU025/035/040/060
с поддержкой FMC форм-фактора VPX 3U



Основные особенности

- Высокопроизводительная FPGA Xilinx серий Kintex UltraScale XCKU025/035/040/060 объёмом до 700 тыс. логических ячеек и числом умножителей свыше 2,7 тыс.
- Четыре 16-и-разрядных банка памяти DDR4-2133 SDRAM общим объёмом до 4 Гбайт
- Установка субмодуля FMC в соответствии со стандартом ANSI/VITA 57.1-2010 с набором линий HPC, включая 8 дуплексных мультигигабитных линий MGT
- Модуль форм-фактора VPX 3U, соответствующий стандартам: ANSI/VITA 46.0-2013 (воздушное охлаждение), ANSI/VITA 46.3-2012, ANSI/VITA 46.4-2012, ANSI/VITA 46.6-2013, ANSI/VITA 57.1-2010 и ANSI/VITA 65-2010 (R2012)
- Поддержка системных интерфейсов: 2 × PCI Express 1.0/2.0/3.0 x4 (DP01, 02), 2 × Gigabit Ethernet 1000BASE-BX (UTP01, 02)
- Возможность реализации до 3-х интерфейсов Serial RapidIO/Xilinx Aurora x4 через разъём P1 VPX (DP01–03), тип интерфейса определяется проектом FPGA
- Исполнения с воздушным и кондуктивным охлаждением

Обзор модуля

Особенности

Модуль SVP-731 форм-фактора VPX 3U за счёт широкой линейки устанавливаемых FPGA — от минимально возможной XCKU025 вплоть до XCKU060 семейства Kintex UltraScale фирмы Xilinx обеспечивает оптимальную реализацию приложений пользователя, начиная от ввода/вывода цифровых дискретных сигналов и коммуникационных портов RS-232/422/485 до цифровой обработки сигналов многоканальных АЦП/ЦАП со стандартом приёма/передачи данных JESD204B и поддержки оптических каналов 10 Gigabit Ethernet. Поддержка полного набора сигналов submodule стандарта ANSI/VITA 57.1-2010 FPGA Mezzanine Card (FMC) HPC, включая 8 линий мультигигабитных трансиверов MGT с канальной скоростью до 10 Гбит/с каждой, реализована для всей линейки устанавливаемых FPGA.

Высокая производительность

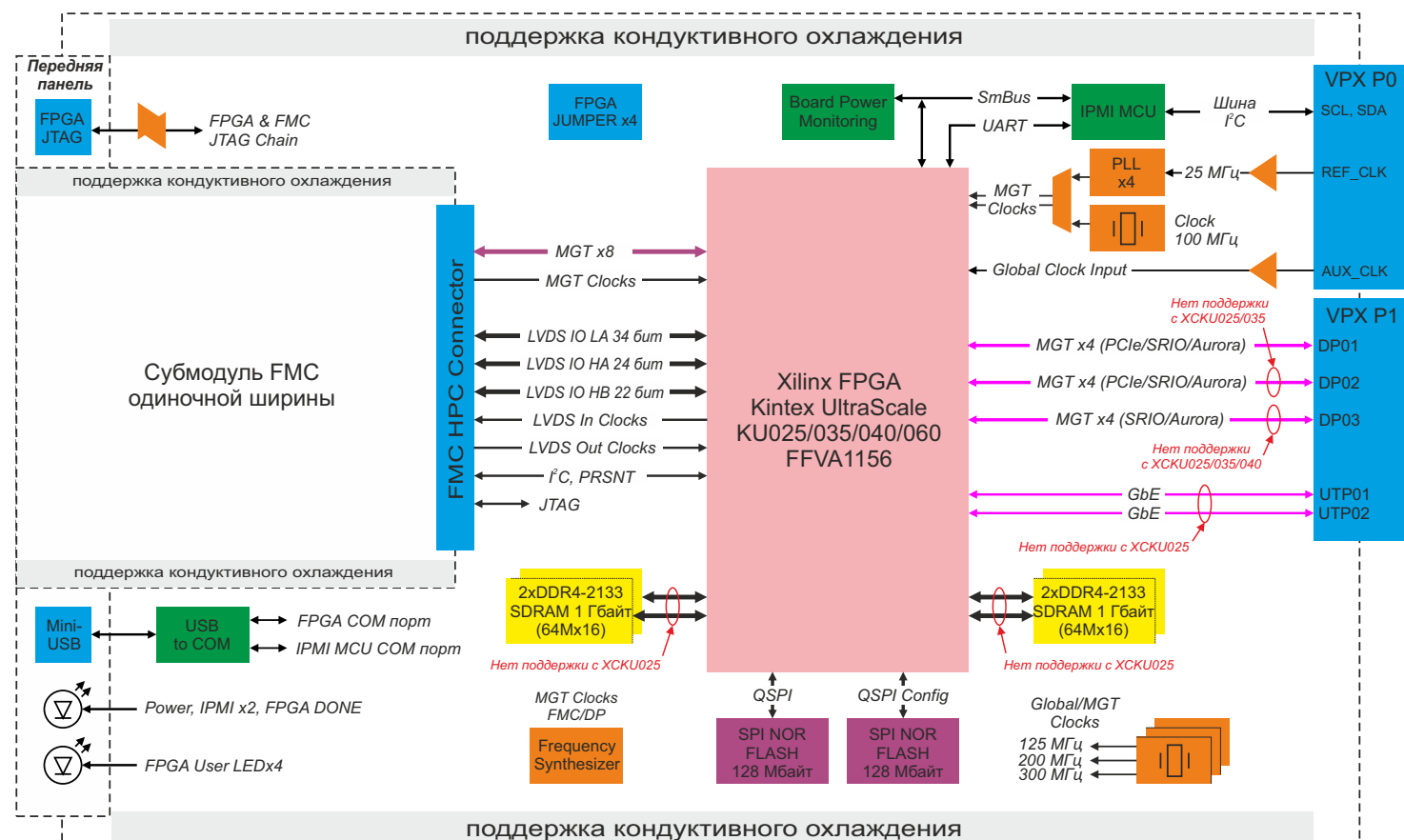
Пиковая производительность обработки данных FPGA на целочисленных операциях умножить-аккумулировать достигает 1600 млрд./с (XCKU060: 2760 умножителей 27 × 18 бит, аккумулятор 48 бит, 600 МГц), а суммарная производительность обмена с памятью DDR4-2133 SDRAM превышает 16 Гбайт/с (четыре 16-и-разрядных банка до 1 Гбайт), что позволяет достичь хороших результатов как в задачах высокопроизводительной цифровой обработки: фильтрации, корреляционной обработки и спектрального анализа, так и в телекоммуникационных приложениях кодирования/декодирования, шифрования и работы с пакетами данных.

Для минимальной FPGA модуля XCKU025 обеспечивается поддержка системного интерфейса PCI Express 1.0/2.0/3.0 x4 через порт DP01 VPX, для максимальной FPGA модуля XCKU060 доступны 3 порта DP01–03 VPX с возможностью реализации до 2-х каналов PCI Express 1.0/2.0/3.0 x4 (порты DP01, 02) либо до 3-х каналов интерфейсов Serial RapidIO/Xilinx Aurora x4 (IP-ядра FPGA) с канальной скоростью в линии до 10 Гбит/с. Для FPGA модуля, начиная с XCKU035, доступны 2 канала Gigabit Ethernet через системные порты UTP01, 02.

Области применения

Поддержка модулем ряда системных функций OpenVPX: тактирование и синхронизация через объединительную панель, географическая адресация и в перспективе идентификация и мониторинг посредством IPMI (контроллер ARM Cortex-M3 встроено изначально) существенно облегчает интеграцию модуля во вновь создаваемые и существующие системы VPX 3U для телекоммуникационных, промышленных и военных применений.

Функциональная блок-схема



Технические характеристики

Программируемая логика

FPGA Xilinx Kintex UltraScale из ряда XCKU025/035/040/060 (опции поставки)

Ресурсы наиболее крупной FPGA XCKU060, устанавливаемой на модуль:

- 725 тыс. логических ячеек;
- 2760 блоков умножения с накоплением;
- 1080 блоков ОЗУ Xilinx BlockRAM по 36 кбит;
- 12 узлов тактирования CMT (1 MMCM + 2 PLL).

Память

Четыре независимых 16-и-разрядных банка памяти DDR4-2133 SDRAM общим объемом до 4 Гбайт (DDR4-2133 не поддерживаются для XCKU025)

Пользовательская память SPI NOR Flash объемом 128 Мбайт

Конфигурационная память SPI NOR Flash объемом 128 Мбайт, чтения до 500 Мбит/с, поддержка хранения до 4-х файлов конфигурации FPGA

Тактирование

Опорные кварцевые генераторы:

- 100 МГц (MGT интерфейсов DP01, 02 VPX);
- 125 МГц (MGT интерфейсов Gigabit Ethernet (GbE) + глобальный такт FPGA);
- 200 МГц (глобальный такт FPGA);
- 300 МГц (тактирование контроллеров DDR4 SDRAM).

Синтезатор частоты тактирования MGT интерфейсов DP01–03 на разъеме P1 VPX

Умножитель частоты REF_CLK VPX до 100 МГц для тактирования MGT FPGA интерфейсов DP01–03

Приём сигнала AUX_CLK VPX в FPGA модуля

Приём сигнала REF_CLK_SE VPX в FPGA модуля

Разъём FMC

Поддержка установки мезонинного субмодуля FMC одиночной ширины с воздушным охлаждением

Стыковочная высота: 10 мм

Поддержка 80-и пар LVDS на FPGA, до 1 Гбит/с в паре

Поддержка 4-х линий глобального тактирования LVDS

Поддержка 8-и линий тактирования MGT до 10 Гбит/с, подключенных к FPGA

Поддержка 2-х линий тактирования MGT FPGA с FMC

Поддержка JTAG 3,3 В с автоматической коммутацией канала

Поддержка сигналов I²C (IPMI FMC), PRSNT, PowerGood

Обеспечение субмодуля FMC питанием в соответствии со стандартом

Уровень напряжения по линиям VADJ/VIO_B_M2C: +1,8 В

Реализация подключения VREF_A/B_M2C к FPGA

Отладочные интерфейсы FPGA

UART порт на передней панели с реализацией USB 2.0

Буферизованный JTAG IEEE 1149.1 на передней панели

Соответствие стандартам

ANSI/VITA 46.0-2013 VPX Base Standard

ANSI/VITA 46.3-2012 Serial RapidIO on VPX Fabric Connector

ANSI/VITA 46.4-2012 PCI Express on the VPX Fabric Connector

ANSI/VITA 46.6-2013 Gigabit Ethernet Control Plane on VPX

ANSI/VITA 57.1-2010 FPGA Mezzanine Card (FMC) Standard

ANSI/VITA 65-2010 (R2012) OpenVPX System Standard

Разъёмы VPX

Разъём P0:

- поддержка интерфейса I²C по линиям SCL, SDA;
- поддержка географической адресации (GA0–GA4);
- поддержка тактирования MGT FPGA сигналом учетверенной частотой (100 МГц) по линии REF_CLK (25 МГц);
- ввод сигнала AUX_CLK через глобальный вход FPGA;
- обработка сигнала системного сброса SYSRESET#.

Разъём P1:

- до 2-х каналов PCI Express 1.0/2.0/3.0 x1/x2/x4 через порты DP01, 02 (один канал для KU025, KU035 через порт DP01);
- до 3-х каналов Serial RapidIO 2.0 x4 6,25 Гбит/с через порты DP01–03 (1 канал для XCKU025, XCKU035 — порт DP01, до 2-х каналов для XCKU040 — порты DP01, 02); IP-ядра в комплект поставки не входят
- до 3-х каналов Xilinx Aurora 8b/10b или 64b/66b до 10 Гбит/с (1 канал для XCKU025, XCKU035 — порт DP01, до 2-х каналов для XCKU040 — порты DP01, DP02); IP-ядра в комплект поставки не входят
- до 2-х каналов Gigabit Ethernet 1000BASE-BX (нет поддержки с XCKU025) через порты UTP01, 02). IP-ядра в комплект поставки не входят

Энергопотребление

Потребляемая мощность модуля обработки данных до 50 Вт (без учета FMC)

Распределение потребляемой мощности по линии питания: +12 В (VS1): до 4,17 А (50 Вт) (без учета FMC)

Условия эксплуатации

Охлаждение: воздушное или кондуктивное (Опция поставки)

Диапазон рабочих температур: коммерческий (0...+50 °С) или промышленный (–40...+85 °С)

Температура хранения: –50...+85 °С

Влажность: до 98 % с влагозащитным покрытием (Опция поставки)

Размеры

Форм-фактор: VPX 3U в слот 1^т

Размеры: 160 × 100 мм

Информация для заказа

Модуль с поддержкой submodule FMC HPC, предустановленными 4-мя банками памяти DDR4-2133 SDRAM объемом 1 Гбайт каждый (с опцией FM025T-1/-2/-3 не устанавливаются).

Программное обеспечение поддержки модуля, в том числе логические ядра (IP-ядра), а также отладочный кабель в комплект поставки не входят, их приобретение оговаривается отдельно.



I Основная FPGA Xilinx

Временная группа FPGA -3 недоступна для заказа в промышленном исполнении модуля.

FMKU025T-1: ХСКU025-1	FMKU035T-3: ХСКU035-3	FMKU060T-2: ХСКU060-2
FMKU025T-2: ХСКU025-2	FMKU040T-1: ХСКU040-1	FMKU060T-3: ХСКU060-3
FMKU025T-3: ХСКU025-3	FMKU040T-2: ХСКU040-2	
FMKU035T-1: ХСКU035-1	FMKU040T-3: ХСКU040-3	
FMKU035T-2: ХСКU035-2	FMKU060T-1: ХСКU060-1	

II Передняя панель

FP2: Установлена стандартная передняя панель FMC

FPN: Заказная передняя панель, тип устанавливаемого submodule оговаривается при заказе дополнительно

III Исполнение (температурный диапазон)

T0: Коммерческое (0...+50 °C)

T1: Промышленное (-40...+85 °C)

IV Покрытие

CV0: Без влагозащитного покрытия

CV1: С влагозащитным покрытием

V Охлаждение

Производительность воздушного охлаждения не менее 25 м³/час.

CL0: Воздушное

CL1: Кондуктивное

Пример кода изделия: **SVP-731-FMKU060T-3-FPN-T1-CV1-CL1**

SVP-731 — Модуль цифровой обработки данных на базе FPGA Xilinx Kintex UltraScale ХСКU025/035/040/060 с поддержкой FMC форм-фактора VPX 3U

Основная FPGA Xilinx: ХСКU060-3

Передняя панель: Заказная передняя панель, тип устанавливаемого submodule оговаривается при заказе дополнительно

Исполнение (температурный диапазон): Промышленное (-40...+85 °C)

Покрытие: С влагозащитным покрытием

Охлаждение: Кондуктивное

Возможны другие конфигурации модуля по индивидуальному запросу. За дополнительной информацией обращайтесь в SET.

Контактная информация



ЗАО «Скан Инжиниринг Телеком»
Россия, 394030, г. Воронеж, ул. Свободы, 75
Тел.: +7 (473) 272-71-01, факс.: +7 (473) 251-21-99
www.setdsp.ru

Электронная почта:
Отдел продаж: sales@setdsp.ru
Техническая поддержка: support@setdsp.ru

ООО «Скан Инжиниринг Телеком - СПб»
Россия, 199106, г. Санкт-Петербург, 22-я линия В.О., д. 3, корп. 1, лит. М.
Тел.: +7 (812) 406-99-95, +7 (812) 406-99-96
www.setdsp.ru

Электронная почта:
Отдел продаж: sales.spb@setdsp.ru
Техническая поддержка: support.spb@setdsp.ru

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2017
Документ DS-SVP-731 1.0 создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2017