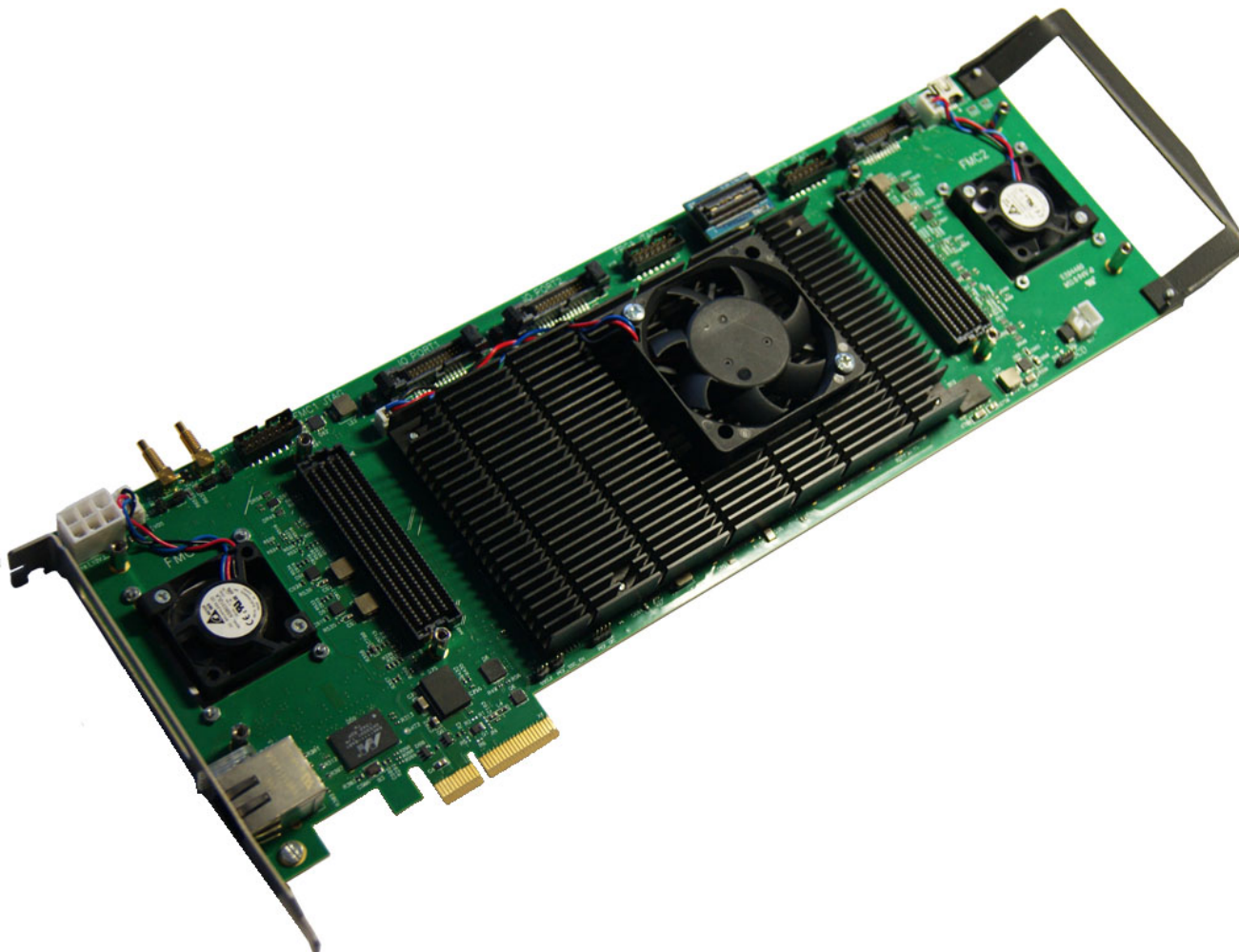


TS-PCIE

Несущий модуль цифровой обработки сигналов
с 2-я субмодулями FMC форм-фактора PCI Express



Основные особенности

- Модуль форм-фактора PCI Express стандартной высоты, полной длины, соответствующий стандарту PCI Express 2.0 Base Specification
- Высокопроизводительная FPGA Xilinx Kintex-7 XC7K325T с поддержкой установки кристалла XC7K410T с производительностью свыше 2,8 ТМАС/с
- Высокопроизводительная система на кристалле: четырехъядерный DSP TMS320C6670 Texas Instruments (TI)
- 64-х разрядный банк памяти DSP DDR3 2 Гбайта
- Установка двух субмодулей FMC в соответствии со стандартом ANSI/VITA 57.1-2010 FPGA Mezzanine Card (FMC) Standard с поддержкой HPC интерфейса
- Дополнительная FPGA Xilinx Virtex-6 конфигурирования основной FPGA через PCIe и из встроенной памяти NOR Flash 32 Мбайт
- Поддержка системных интерфейсов Gigabit Ethernet и PCI Express 2.0 x4

Обзор модуля

Особенности

Модуль TS-PCIE, разработанный на базе высокопроизводительной FPGA Xilinx Kintex-7 и четырехъядерного DSP TMS320C6670 TI, сочетает в себе широкие интерфейсные возможности и большой объем встроенной скоростной памяти. Поддержка установок двух submodule FMC стандарта ANSI/VITA 57.1-2010 FPGA Mezzanine Card (FMC) Standard позволяет гибко организовать ввод/вывод необходимых пользователю сигналов, включая аналоговые (с использованием submodule АЦП/ЦАП), оптические и цифровые.

Производительность

Пиковая производительность обработки FPGA Kintex-7 на целочисленных операциях умножить-аккумулировать достигает 2800 млрд./с (операнды 25 × 18 бит, аккумулятор 48 бит). Тактовая частота вычислительных ядер процессора модуля 1,2 ГГц, при этом суммарная пиковая производительность составляет свыше 153 млрд. операций в секунду над операндами с фиксированной запятой и 76 млрд. операций с плавающей запятой. Кроме того, процессор TMS320C6670 имеет три аппаратных сопроцессора операций БПФ (2048 точек за 4,8 мкс). Столь высокая производительность обработки предопределяет применение модуля для построения высокопроизводительных систем цифровой обработки сигналов на задачах фильтрации, спектральных преобразований, корреляционной обработки, наличие же встроенных в DSP сопроцессоров и турбодекодеров стандартов: LTE, WCDMA, WiMAX существенно упрощают реализацию стандартов широкополосной радиосвязи.

Наряду с высокой производительностью модуль предоставляет возможность организации системного интерфейса с пропускной способностью 20 Гбит/с по протоколу PCI Express 2.0 x4, а также Gigabit Ethernet 1000BASE-T.

На модуле установлена служебная FPGA Xilinx Virtex-6 для конфигурирования DSP, а также основной FPGA с поддержкой режимов автономной загрузки из встроенной памяти модуля NOR Flash объемом 64 Мбайт и через системный интерфейс PCIe. Этим обеспечивается гибкость решения конфигурирования модуля, что особенно удобно в многоплатных вычислительных комплексах на базе FPGA.

Пропускная способность интерфейса модуля с каждым submodule FMC достигает 80 Гбит/с через шины LVDS. Ввиду стандартизированного интерфейса FMC обеспечивается поддержка широкого ряда submodule FMC как производства «Скан Инжиниринг Телеком», так и сторонних производителей.

Совместимость с операционными системами (ОС)

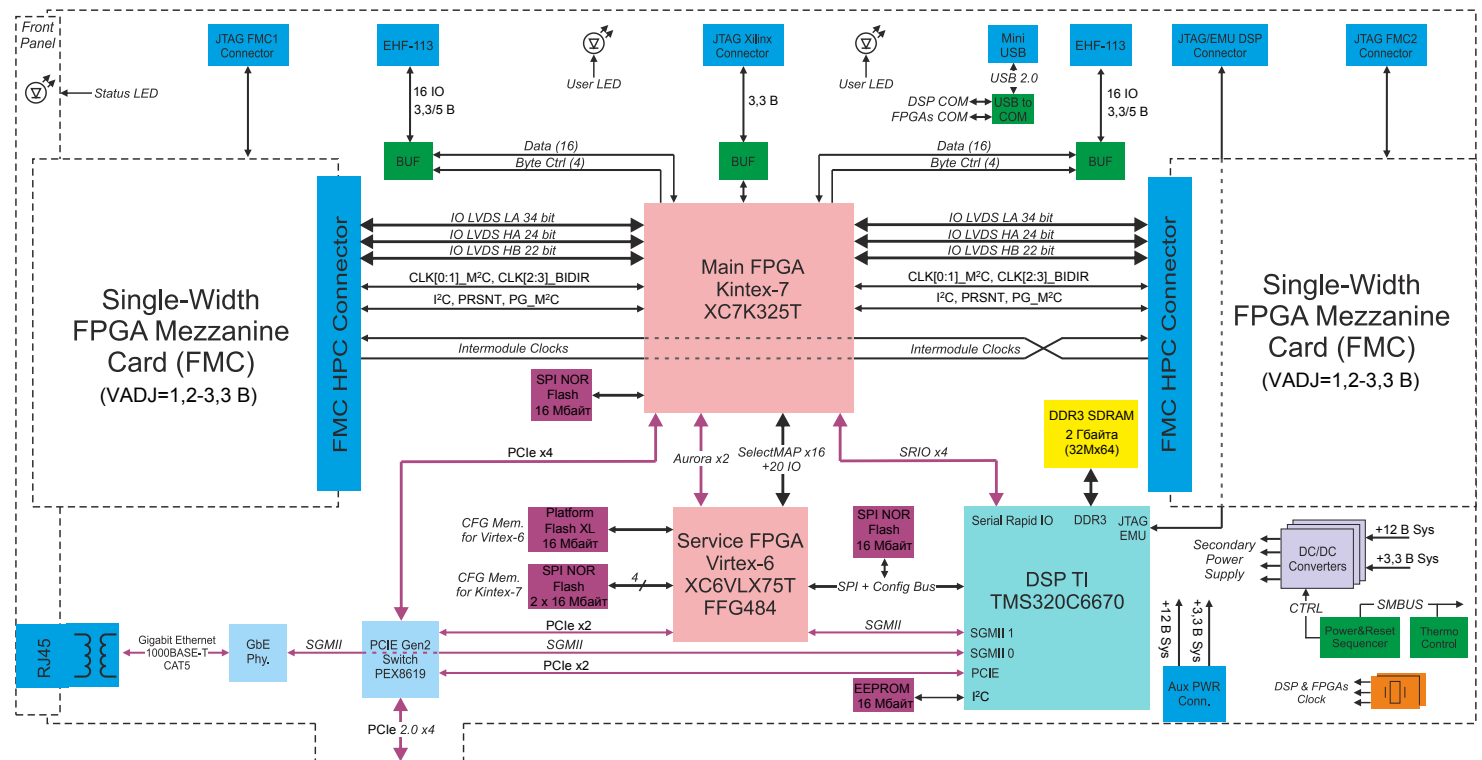
Контроллеры интерфейсов и интегрированные устройства несущий модуля цифровой обработки сигналов не требуют написания специального программного обеспечения, все поставляемые драйверы совместимы с большинством ОС. Стандартная поставка модуля обеспечивает драйверную поддержку в следующих ОС: Microsoft Windows 7/8.1/10, Embedded Standard 7/8.1, Server 2008 R2 SP1/2012/2012 R2, QNX Neutrino RTOS 6.5.0/6.6.0, ЗОСРВ «Нейтрино» (КПДА.10964-01), Astra Linux Special Edition 1.5, защищенная ОС «Заря», MCBC 3.0 ФЛИР.80001-16 изм. №3 и Linux (с версией ядра 4.2.0 и выше).

Области применения

Модуль цифровой обработки сигналов TS-PCIE разработан для приложений, предъявляющих высокие требования к производительности в задачах, где применяется DSP.

Модуль может применяться при решении следующих задач: цифровой радиоприём, радиолокация, специальный анализ.

Функциональная блок-схема



Технические характеристики

Программируемая логика

Основная FPGA Xilinx Kintex-7:

- XC7K325T-1, XC7K325T-2;
- XC7K410T-1, XC7K410T-2.

Особенности основной FPGA:

- до 63550 ячеек Kintex-7 Slice;
- до 1540 блоков Kintex-7 DSP48E1;
- до 795 блоков RAM Xilinx BlockRAM по 36 кбит;
- до 10 блоков тактирования CMT Xilinx;
- аппаратное ядро PCIe 1.0, 2.0 x1/x4/x8.

Служебная FPGA Xilinx Virtex-6 XC6VLX75T:

Особенности служебной FPGA:

- до 11640 ячеек Virtex-6 Slice;
- до 115 блоков RAM Xilinx BlockRAM по 36 кбит;
- четыре аппаратных Ethernet MAC 10/100/1000 Мбит/с.

Вычислительное ядро

DSP TMS320C6670 TI:

- Четыре ядра на частоте до 1,2 ГГц:
 - пиковая производительность обработки операций на целочисленных операциях умножить-аккумулировать достигает 153,6 млрд./с или операций с плавающей запятой до 76,8 млрд./с;
 - кэш-память 32 кбайт L1P, 32 кбайт L1D, 1 Мбайт L2 на каждое ядро;
 - 2 Мбайт разделяемой памяти уровня L2;
 - три аппаратных турбодекодера для WCDMA, HSPA, HSPA+, TD-SCDMA, LTE, WiMAX на скоростях до 548 Мбит/с;
 - турбокодер LTE, WCDMA на скорости до 500 Мбит/с;
 - четыре декодера Витерби с поддержкой декодирования на скорости до 38 Мбит/с на 40-разрядных блоках;
 - два приёмных, один передающий ускорители-сопроцессоры стандарта WCDMA;
 - три сопроцессора БПФ (2048 точек 4,8 мкс);
 - сопроцессор битовой обработки сигналов стандартов WCDMA/HSPA+, TD-SCDMA, LTE, WiMAX со скоростями до 914 Мбит/с для LTE и 405 Мбит/с для CDMA;
 - сетевой сопроцессор с поддержкой алгоритмов аппаратного шифрования ECB, CBCm, CTR, F8, A5/3, CCM, GCM, HMAC, CMAC, GMAC, AES, DES, 3DES, Kasumi, SNOW 3G, SHA-1/2(256 бит), MD5 на скоростях до 2,8 Гбит/с для приложений IPsec, SRTP, 3GPP, WiMAX Air, SSL/TLS;
 - четыре ускорителя RSA для WCDMA Rel'99, HSDPA, HSDPA+ с поддержкой декодирования Рида-Мюллера.
- Встроенная ФАПЧ с возможностью умножения частоты DSP на 1, 6 или 12

Память FPGA

Память SPI NOR Flash 2 × 16 Мбайт для хранения конфигурационных файлов Kintex-7

Память Platform Flash_XL объёмом 16 Мбайт (640 Мбит/с) для хранения конфигурационных файлов Virtex-6

16 Мбайт пользовательской памяти SPI NOR Flash

Память DSP

64-х разрядный банк памяти DDR3-1333 объёмом 2 Гбайт

SPI NOR Flash объёмом 16 Мбайт

I²C EEPROM объёмом 128 кбайт для первоначальной загрузки

Внешние интерфейсы

Канал PCI Express 2.0 x4 через системную шину

Канал Gigabit Ethernet: RJ45 на монтажной планке

Отладочные интерфейсы (внутренние разъёмы)

Консольные COM-порты FPGA и DSP

Интерфейс внешнего эмулятора XDS560 DSP

Буферизованный JTAG IEEE 1149.1 FPGA

Небуферизованный JTAG IEEE 1149.1 для каждого FMC

Два буферизованных 16-ти разрядных цифровых порта с побайтным управлением

Соответствие стандартам

PCI Express 2.0 Base Specification

PCI Express Card Electromechanical Specification

Разъёмы FMC

Поддержка установки двух мезонинных submodule FMC одиночной ширины (Single Width) в конструктивах:

- air cooled commercial с задействованием областей 1–3;
- conduction cooled.

Стыковочная высота FMC 10 мм;

Интерфейс каждого submodule FMC:

- 80 пар LVDS, пропускная способность до 80 Гбит/с;
- подключение сигналов *_CC ко входам CC FPGA;
- поддержка четырёх линий глобального тактирования LVDS;
- поддержка JTAG 3,3 В;
- поддержка сигналов I²C (IPMI FMC), PRSNT, PowerGood;
- соответствие стандарту по требованиям к питающим напряжениям и токам нагрузки FMC, кроме:
 - для FMC1: VADJ=1,2–3,3 В; VIO_V_M2C=1,2–VADJ;
 - для FMC2: VADJ=1,2–1,8 В; VIO_V_M2C=1,2–VADJ.

Поддержка ОС

Microsoft Windows 7/8.1/10, Embedded Standard 7/8.1, Server 2008 R2 SP1/2012/2012 R2

QNX Neutrino RTOS 6.5.0/6.6.0 и ЗОСРВ «Нейтрино» (КПДА.10964-01)

Astra Linux Special Edition 1.3/1.4/1.5

Защищённая ОС «Заря»

МСВС 3.0 ФЛИР.80001-16 изм. №3

Linux (с версией ядра 3.2.0 и выше)

(Поддержка других ОС уточняется отдельно)

Системные функции

Встроенный контроль: температуры, напряжений и тока потребления

Реализация последовательностей подачи напряжений

Энергопотребление

Потребляемая мощность несущего модуля цифровой обработки сигналов: определяется проектами FPGA/DSP

Распределение потребляемой мощности по линиям питания:

- +12 В (+12V_Sys): определяется проектами FPGA/DSP
- +3,3 В (3P3V_Sys): до 3 А (10 Вт)

Дополнительный разъём внешнего питания +3,3 В/+12 В

Условия эксплуатации

Охлаждение: воздушное

Диапазон рабочих температур: коммерческий (0...+50 °С) или промышленный (-10...+70 °С)

Температура хранения: -50...+85 °С

Влажность: 40–95 % без конденсата

Размеры

Форм-фактор: PCI Express стандартной высоты

Допускается резервирование второго слота крейта под вентилятор охлаждения

Размеры: 312 × 111 × 19 мм

Информация для заказа

Модуль в сборе, с воздушным охлаждением, пассивными радиаторами FPGA/DSP. Кабели консольного COM-порта и дополнительного питания входят в комплект поставки.



I Основная FPGA Xilinx

FM325T1: XC7K325T-1

FM410T1: XC7K410T-1

FM325T2: XC7K325T-2

FM410T2: XC7K410T-2

II Объём установленной памяти DSP

RDSP1x16Mx64/1333: 1 Гбайт в одном 64-х разрядном банке памяти DDR3-1333

RDSP1x32Mx64/1333: 2 Гбайта в одном 64-х разрядном банке памяти DDR3-1333

III Исполнение (температурный диапазон)

T0: Коммерческое (0...+50 °C)

T2: Индустриальное (-10...+70 °C)

Пример кода изделия: **TS-PCIE-FM325T1-RDSP1x16Mx64/1333-T2**

TS-PCIE — Несущий модуль цифровой обработки сигналов с 2-я субмодулями FMC форм-фактора PCI Express

Основная FPGA Xilinx: XC7K325T-1

Объём установленной памяти DSP: 1 Гбайт в одном 64-х разрядном банке памяти DDR3-1333

Исполнение (температурный диапазон): Индустриальное (-10...+70 °C)

Возможны другие конфигурации модуля по индивидуальному запросу. За дополнительной информацией обращайтесь в SET.

Контактная информация



ЗАО «Скан Инжиниринг Телеком»
Россия, 394030, г. Воронеж, ул. Свободы, 75
Тел.: +7 (473) 272-71-01, факс.: +7 (473) 251-21-99
www.setdsp.ru

Электронная почта:
Отдел продаж: sales@setdsp.ru

ООО «Скан Инжиниринг Телеком - СПб»
Россия, 199106, г. Санкт-Петербург, 22-я линия В.О., д. 3, корп. 1, лит. М.
Тел.: +7 (812) 406-99-95, +7 (812) 406-99-96
www.setdsp.ru

Электронная почта:
Отдел продаж: sales.spb@setdsp.ru

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2018
Документ DS-TS-PCIE 1.1 создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2018