

XDSP-55

Модуль CompactPCI 3U с поддержкой системного интерфейса 33/66 МГц 32/64 бита

CompactPCI®**Основные особенности**

- Модуль форм-фактора CompactPCI 3U 4HP с системным интерфейсом PCI 33 МГц 32/64 бита
- Две основные FPGA Xilinx Virtex-4 семейства VLX или VSX в корпусе FF1148
- Интерфейсная FPGA Xilinx Virtex-4 семейства VLX или VSX в корпусе FF668
- Четыре банка памяти высокоскоростной статической RAM ZBT SRAM на FPGA, объемом 72 Мбита каждый

Обзор модуля

Современные компоненты и интерфейсы

Модуль XDSP-55 форм-фактора CompactPCI 3U разработан на основе высокопроизводительной FPGA Xilinx Virtex-4 семейств VLX и VSX с большим объемом внешней памяти.

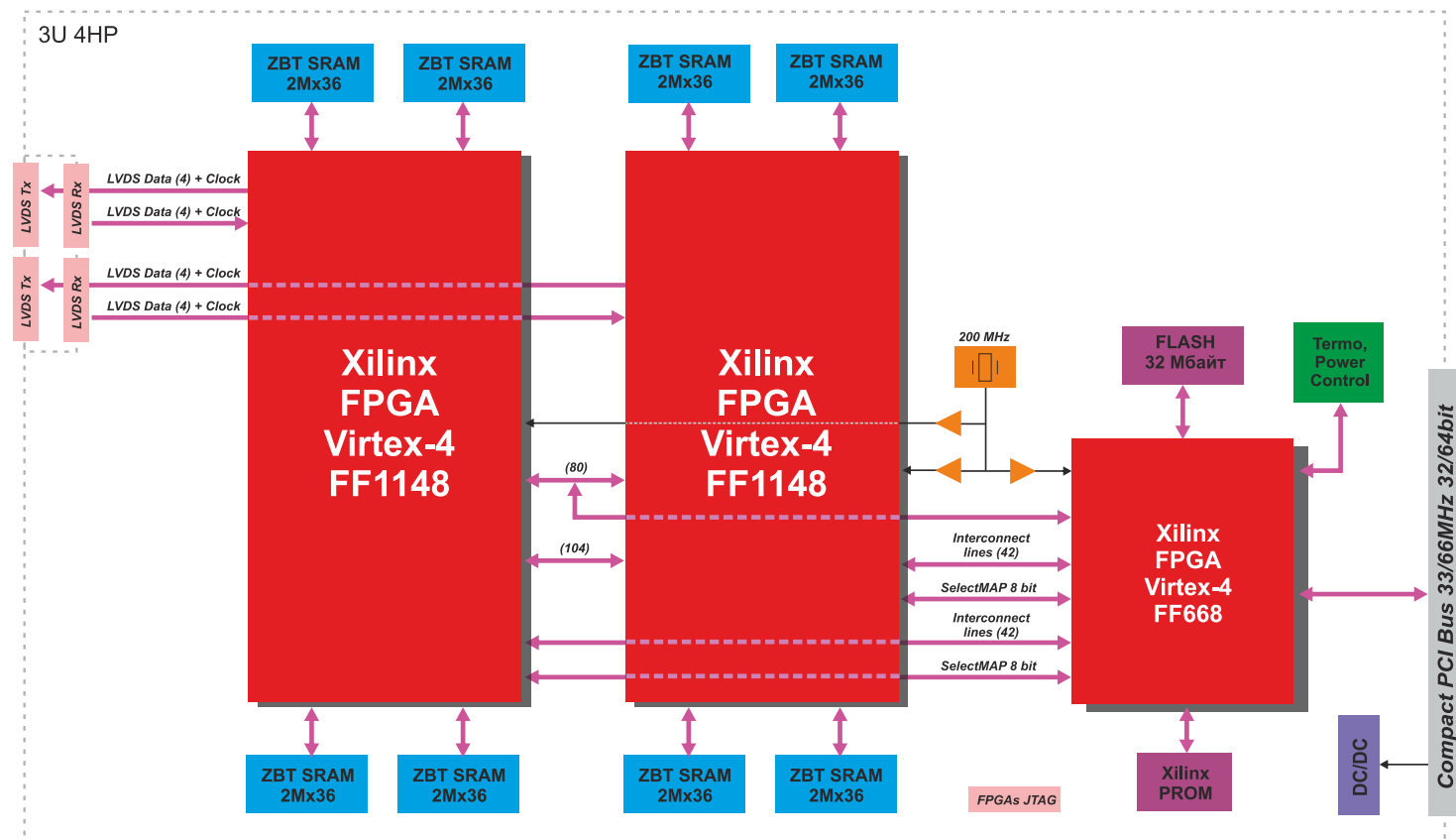
Высокая производительность

Модуль XDSP-55 разработан для приложений, требующих высокую производительность, высокую скорость передачи данных и низкую латентность. Модуль использует максимум возможностей FPGA Xilinx Virtex-4.

Области применения

Модуль-ускоритель обработки данных XDSP-55 предназначен для решения высокопроизводительных задач цифровой обработки сигналов. Модуль предоставляет производителям оборудования высокоэффективное решение для широкого диапазона задач: цифровая обработка сигналов, спецвычислители и нейронные сети.

Функциональная блок-схема



Технические характеристики

FPGA

Две основные Xilinx Virtex-4 в корпусе FF1148 из ряда:

- XC4VLX40, XC4VLX60, XC4VLX80, XC4VLX100, XC4VLX160;
- XC4VSX55.

Особенности основных FPGA:

- до 152064 ячеек Virtex-4 Slice;
- до 288 блоков Virtex-4;
- до 320 блоков RAM Xilinx BlockRAM по 18 Кбит;
- до 8 блоков управления тактированием Virtex-4 DCM.

Интерфейсная Xilinx Virtex-4 в корпусе FF668 из ряда:

- XC4VLX25, XC4VLX40, XC4VLX60, XC4VSX35.

Особенности интерфейсных FPGA:

- до 41472 ячеек Virtex-4 Slice;
- до 168 блоков Virtex-4;
- до 96 блоков RAM Xilinx BlockRAM по 18 Кбит;
- до 8 блоков управления тактированием Virtex-4 DCM.

Память

Четыре банка синхронного статического RAM ZBT SRAM по 9 Мбайт (2 Мбита×36) 200 МГц

Энергонезависимая Flash-память хранения файлов конфигурации основной FPGA объемом (16 Мбита×16) 32 Мбайта

Энергонезависимая память Platform Flash хранения конфигурации интерфейсной FPGA объемом 1 Мбайт

Соответствие стандартам

CompactPCI Core Specification PICMG 2.0 Rev. 3.0

Тактирование

Опорный кварцевый генератор 200 МГц/50 ppm, программируемый в диапазоне 10...810 МГц, шаг 0,1 Гц

Энергопотребление

Потребляемая мощность интерфейсного модуля: не более 50 Вт

Распределение потребляемой мощности по линиям питания:

- +5 В: до 8 А (40 Вт);
- +3,3 В: до 3 А (9,9 Вт).

Условия эксплуатации

Охлаждение: воздушное

Диапазон рабочих температур: 0...+50°C или -40...+85°C

Температура хранения: -40...+85°C

Влажность: 10–95% без конденсата

Размеры

Форм-фактор: CompactPCI 3U

Ширина: 4HP

Размеры Mid-Size: 100×160×30 мм

Информация для заказа



Основная FPGA Xilinx

Virtex-4 в корпусе FF1148

FM40: XC4VLX40

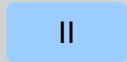
FM60: XC4VLX60

FM80: XC4VLX80

FM100: XC4VLX100

FM160: XC4VLX160

FM55: XC4VSX55



Интерфейсная FPGA Xilinx

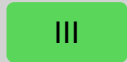
Virtex-4 в корпусе FF668

FI25: XC4VLX25

FI40: XC4VLX40

FI60: XC4VLX60

FI35: XC4VSX35



Исполнение (температурный диапазон)

T3: Индустриальное (-40...+85°C)

T0: Коммерческое (0...+50°C)

Пример кода изделия: **XDSP-55-FM40-FI25-T3**

XDSP-55 — Модуль CompactPCI 3U с поддержкой системного интерфейса 33/66 МГц 32/64 бита.

Основная FPGA Xilinx: XC4VLX40.

Интерфейсная FPGA Xilinx: XC4VLX25.

Исполнение (температурный диапазон): Индустриальное (-40...+85°C).

Возможны другие конфигурации модуля по индивидуальному запросу. За дополнительной информацией обращайтесь в SET.

Контактная информация



ЗАО «Скан Инжиниринг Телеком», Россия, 394030, г. Воронеж, ул. Свободы, 75

Тел.: +7 (4732) 72-71-01, факс.: +7 (4732) 51-21-99

www.setdsp.ru

Электронная почта:

Отдел продаж: sales@setdsp.ru

Техническая поддержка: support@setdsp.ru

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2016

Документ DS-XDSP-55 1.0 (15 сентября 2016 г.) создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2016